

低温ポリシリコン薄膜トランジスタ製造用急速熱処理装置

Rapid Thermal Annealing System for Low-Temperature Poly-Silicon TFT

急速熱処理装置 (IRTA) は、低温ポリシリコン薄膜トランジスタ (LTPS-TFT) 製造において、アモルファスシリコンの結晶固相成長処理ならびにシリコン膜中イオン注入不純物の活性化処理を均等な熱処理効果によって実現するため開発された。

本装置は、アニール炉をマルチチャンバタイプのクラスター構成にすることによって基板枚数処理を行い、最大 730 × 920 mm の基板までの量産システムを小さなフットプリントで構成することが可能である。

1. 装置概要

1.1 装置仕様

主な仕様を第1表に示す。

1.2 装置構成

IRTA は、アニール炉とシャッタ機構の二つの主要モ

ジュールの簡素な構成を基本単位とし、熱処理モジュールを形成する。これに加えて、工場側カセットステーションと装置間の基板受渡しを担う基板バッファ、これと熱処理モジュールとの受渡しのための基板搬送モジュールおよびそれぞれの制御盤から構成される。

1.3 アニール炉

アニール炉は、メタルヒータからなる分割型平面ヒータ (以下、ヒータ) と石英チャンバから構成される。第1図にアニール炉の構造を示す。ヒータは石英チャンバの上部に位置し、石英チャンバ上面を介してガラス基板をふく射加熱する。ガラス基板は石英ドアから石英チャンバへ搬送される。処理室である石英チャンバは、底面に設置されたノズルから供給される窒素ガス (N₂) で満たされ、ガラス基板を熱処理する。

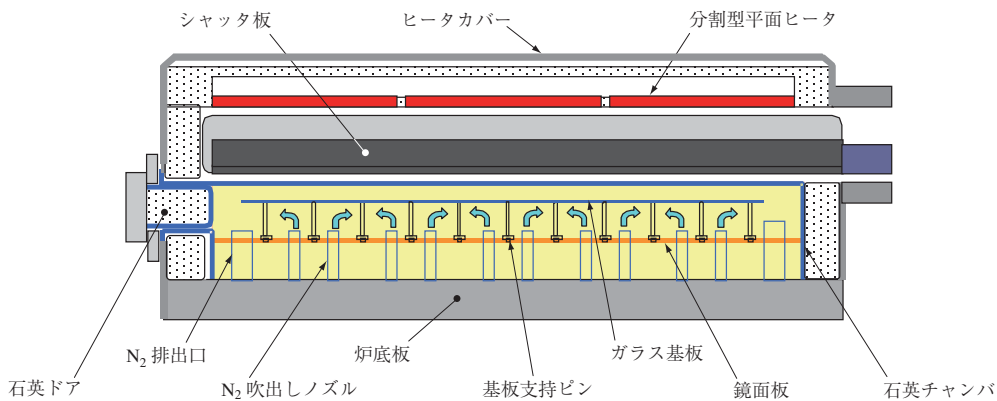
ヒータからの上方ふく射だけでなく、底面に設置された

第1表 装置仕様

装置仕様	~ 6275 サイズ用装置	7392 サイズ用装置
チャンバ数	1 ~ 6	
設定温度範囲	500 ~ 700℃	
処理時温度均一性	±5℃	
プロセスガス	N ₂	
処理環境	大気圧	
ヒータ/温度分布制御	9分割/9ゾーン	
スループット*1	10000 枚/月: 2チャンバ, 20000 枚/月: 4チャンバ	
装置サイズ*2	2 200 (W) × 5 530 (L) × 2 800 (H) mm	2 220 (W) × 5 950 (L) × 2 900 (H) mm
重量	6 500 kg	8 200 kg

(注) *1: 稼働率90%条件下

*2: チャンバシステムの場合の本体寸法および重量



第1図 アニール炉の構造

鏡面板からの反射によるふく射も基板加熱に寄与し、効率的かつ良好な温度均一性を実現する。ガラス基板は、石英基板支持ピンによって保持され、ピンは熱衝撃によるガラス変形を低減するよう、十分な数と間隔をもって配置されている。

1.4 シャッタ機構と温度制御

IRTA はシャッタ板を用いて急速加熱・冷却の温度サイクルを実現する。シャッタ板は、分割型平面ヒータと石英チャンバ間に位置し、石英チャンバ内への熱ふく射を遮断する構造をとる。加熱開始時にシャッタ板は開き、シャッタ機構内に格納される。一方、冷却開始時にアニールチャンバに移動し、熱ふく射を遮断する。シャッタ板の作用によって昇温速度 400°C/min (最大)、降温速度 200°C/min (最大) の急しゅんな加熱・冷却速度を実現する。第 2 図に処理シーケンスと温度プロファイル例を示す。

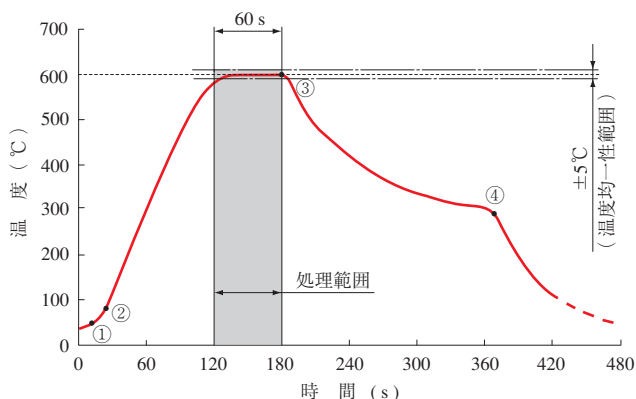
1.5 装置レイアウト

本装置は、上段炉・下段炉の 2 層の熱処理モジュールで一つの RTA ユニットの構成する。一つの基板搬送モジュールに対して三つの RTA ユニットのシステムを構築することによって、最大六つのアニール炉のクラスタ化が可能である。

第 3 図に一つの RTA ユニットの最小構成としたときのレイアウトを示す。基板搬送モジュールに対して RTA ユニットの配置方向は自由度があり、生産量に応じて追加増設が可能である。また、アニール炉を 2 層構造にすることによってフットプリントを削減した。

1.6 装置オペレーション

カセットステーション内の基板カセットから未処理ガラ



(注) ①：基板“挿入” ・処理温度：600°C
 ②：シャッタ“開” ・処理時間：60 s
 ③：シャッタ“閉”
 ④：基板“取出し”

第 2 図 温度プロファイル例

ス基板がバッファに搬送され、処理が開始される。基板搬送モジュール中のロボットが未処理基板をアニール炉に搬送し熱処理が開始される。加熱処理はシャッタ板“開”で始まり、所定の温度・時間で基板が加熱される。加熱処理後はシャッタ板が閉じられ、冷却用窒素ガスが処理室内に放出され冷却が行われる。

アニール炉では基板が約 350°C まで冷却され、処理済基板は搬送ロボットのダブルアームによって未処理基板と交換された後に排出される。処理済基板はバッファまで搬送された後、十分冷やされてからカセットステーションに返却される。第 4 図に装置外観を示す。

2. 温度制御特性

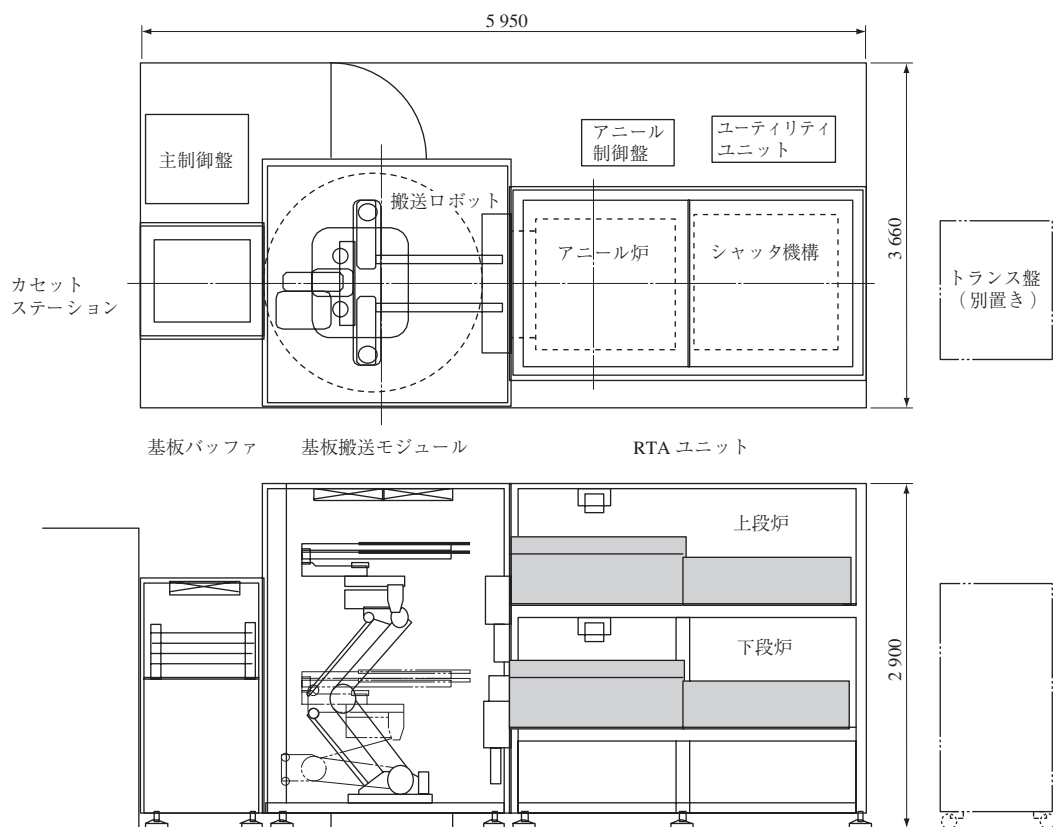
本装置は、分割型平面ヒータの出力を独立制御して熱処理を行う。熱処理レシピは熱電対の装着された専用ガラス基板を用いてヒータの出力を時分割で設定し、調整・作成される。温度プロファイルは基板内の熱電対のレンジ (最大-最小) が所定の処理温度・時間内で最小化されるように均一に調整され、基板端から 10 mm までのエリアで±5°C以内に調整される。

一般に熱処理工程では所定の定置温度時に処理効果が促進される。IRTA においては加熱時間と冷却時間が短いため、その間の温度ばらつきの影響を小さくできることが大きな特長である。均一な素子特性を得るためには、加熱・冷却時の面内温度均一性が良好であることが重要である。

本装置では分割型平面ヒータを適正に配置することによって、加熱・冷却時においても良好な面内温度均一性が得られる。第 5 図に標準的な活性化処理条件である設定温度 600°C、処理時間 60 秒の時の温度プロファイルを示す。図は基板端の 10 mm を含む 9 点の熱電対の温度平均とレンジ (最大-最小) を示す。定置温度だけでなく、熱処理効果に影響を与えやすい定置温度近傍においては加熱・冷却時においても良好な温度均一性が保たれているのが分かる。

3. ガラス基板への影響

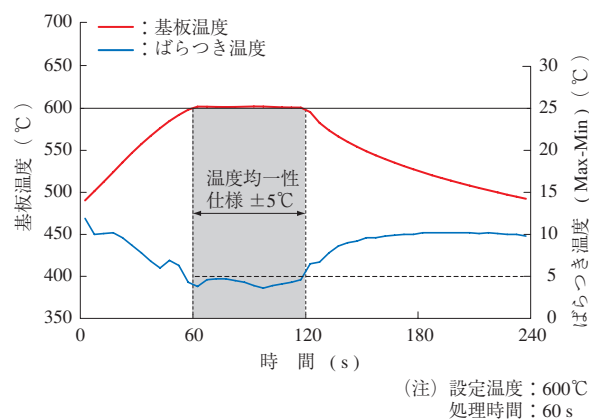
IRTA による熱処理において、活性化処理では設定温度 500 ~ 600°C、処理時間 60 秒の範囲である。一方、結晶化固相成長では 600°C 以上、数分以上といった範囲が一般的な利用となる。前者では特に基板上に回路配線のパターンニングがあるため、基板の熱収縮変形が厳しく制限される。



第3図 730×920 mm 基板対応最小構成のレイアウト (単位: mm)



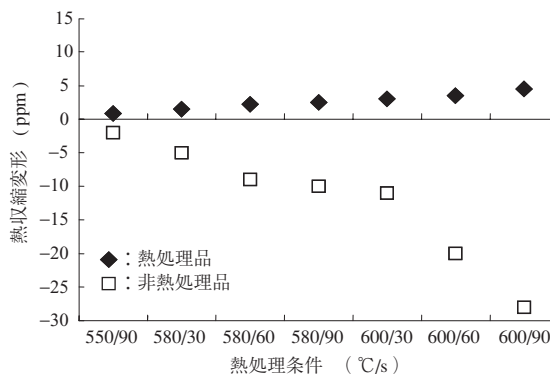
第4図 装置外観



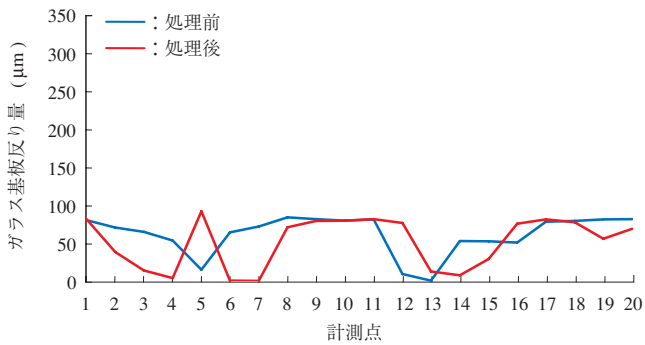
第5図 温度プロファイル (温度均一性)

3.1 シュリンケージ

基板のシュリンケージは、一般に処理温度が高く処理時間が長い熱衝撃が大きい条件ほど進行する。また、ガラスの組成および製造時の熱履歴に依存する。第6図に、市販のフラットパネル用ガラス2種類（熱処理品、非熱処理品）のシュリンケージ例を示す。表記熱処理条件での収縮率は活性化処理で許容される範囲を示しており、従来

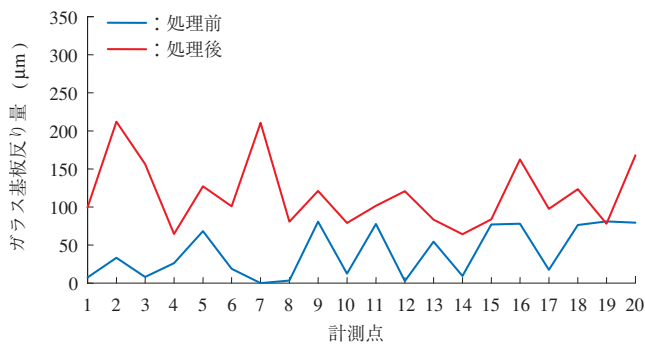


第6図 シュリンケージ例



(注) 条件
 ・基板の大きさ : 730×920×0.5 mm
 ・処理温度 : 600℃
 ・処理時間 : 60 s

第 7 図 回路配線パターン無しガラス基板のワーページ例



(注) 条件
 ・基板の大きさ : 730×920×0.5 mm
 ・処理温度 : 600℃
 ・処理時間 : 60 s

第 8 図 回路配線パターン有りガラス基板のワーページ例

のバッチ型熱処理炉で予期される 100 ppm 程度の収縮率に比べて、処理時間の短い急速熱処理の優位性を示している。

3.2 ワーページ

ワーページとは、熱処理によって残留する基板の反りである。標準的な活性化処理条件の上限である 600℃、60 秒処理を 730×920×0.5 mm 厚さの基板に対して適用し、このときの基板周辺の変位（反り）を計測した。光学式ギャップセンサによって計測した結果を第 7 図および第 8 図に示す。

回路配線にパターンが無い基板の場合（第 7 図）は、反りのレンジに最大 100 μm 程度しか変化しなかったのに対して、回路配線にパターン有りの場合（第 8 図）は、反りのレンジに最大 220 μm 程度の変化が見られる。以上の結果、反りの変化は回路配線のパターン有無が支配的であり、IRTA の基板支持方法によるものでないことが分かる。

4. 結 言

急速熱処理装置（IRTA）は、低温ポリシリコン薄膜トランジスタ製造において、必要な回路素子への均等な熱処理効果とガラス基板への熱損傷を考慮して開発された装置である。

本装置の基本コンセプトおよび性能は低温ポリシリコン製造のみならず、将来の薄型ディスプレイなどに用いられる大型サイズの熱処理に対しても、より高度な熱処理と量産性をもたらすことが期待される。

参 考 文 献

- (1) M. Morita, K. Hashimoto, M. Mizuno, T. Ishihara and Y. Kawasaki : Performance of a RTA system for LTPS TFTs The 12th International Display Workshops in Conjunction with Asia Display Dec. 2005 pp. 1 361-1 364
- (2) Y. Nagasawa, N. Yamamoto, H. Chishina, H. Ogawa and Y. Kawasaki : Improvement in Characteristics of Thin Film Transistors by High Pressure Steam Annealing The 6th International Meeting on information Display/The 5th International Display Manufacturing Conference Aug. 2006 pp. 333-336

（ エネルギー・プラント事業本部
 原子力事業部高エネルギーシステム部
 長 澤 豊 ）