

三次元構造を適用した低熱抵抗・低インダクタンスの 片面冷却パワーモジュール

A 3D Structure of Single-Sided Cooling Power Module with Low Thermal Resistance and Low Inductance

久持裕史 株式会社 IHI 技術開発本部 技術基盤センター 制御・数理工学技術部
野武幸輝 株式会社 IHI 技術開発本部 技術基盤センター 制御・数理工学技術部
高橋芳明 株式会社 IHI 技術開発本部 技術基盤センター 制御・数理工学技術部
山口浩二 株式会社 IHI 技術開発本部 統合開発部 博士(工学)

本稿では、リードフレームを熱伝導経路として用い、両面に配置されたパワー半導体チップを冷却する片面冷却パワーモジュールの三次元構造を提案する。提案構造は、低熱抵抗と低インダクタンスを両立し、モータ駆動用インバータの高効率化を実現する。シミュレーション結果では、従来構造パワーモジュールと比較して、熱抵抗は18%低減し、転流経路の寄生インダクタンスは60%低減することを確認した。試作により提案構造パワーモジュールの製造性を検証し、ダブルパルステスト(800 VDC, ターンオン電流 300 A, ターンオフ電流 400 A)により、その電気的性能を検証した。

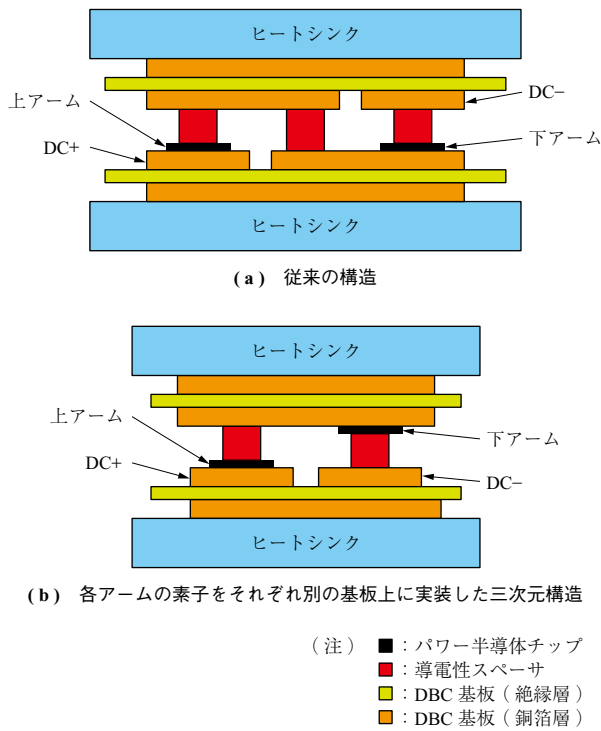
This paper describes the three-dimensional structure of a single-sided cooling power module that uses a lead frame as a heat conduction path to cool power semiconductor dies on both sides. The proposed structure achieves low thermal resistance and low inductance, improving the efficiency of motor drive inverters. Simulation results show that the thermal resistance is reduced by 18% and the parasitic commutation loop inductance is reduced by 60% compared to the conventional module. The manufacturability of the proposed module is confirmed by fabricating prototypes, and double pulse tests (800 VDC, turn-on current of 300 A, turn-off current of 400 A) validate its electrical performance.

1. 緒 言

自動車や航空機などの移動体の電動化が脱炭素社会の実現に向けて進展する中、エネルギー消費量を削減するために、モータ駆動用インバータの高効率化が求められている。近年、高速スイッチングと低オン抵抗による電力損失の低減を実現するため、従来のシリコン絶縁ゲートバイポーラトランジスタ (silicon insulated-gate bipolar transistor : Si-IGBT) から、炭化ケイ素金属酸化膜半導体電界効果トランジスタ (silicon carbide metal-oxide-semiconductor field-effect transistor : SiC-MOSFET) への置き換えが進んでいる^{(1)~(3)}。しかし、高速スイッチングによって高いサージ電圧が発生するため、絶縁破壊や電磁干渉 (electromagnetic interference : EMI) の増加を引き起こす恐れがある^{(4), (5)}。モータ駆動用インバータに用いられるハーフブリッジパワーモジュールにおいては、転流経路の寄生インダクタンスを低減することでサージ電圧を抑制できる。これによって、高速スイッチングによるスイッチング損失の低減とサージ電圧の低減を両立することが可能となる。

ハーフブリッジパワーモジュールにおける転流経路の寄生インダクタンスの低減を実現するために、三次元構造を適用したパワーモジュールが報告されている^{(6)~(10)}。第1図に両面冷却パワーモジュールを示す。第1図-(b)に示す三次元構造では、上アームの MOSFET のソース電極と下アームの MOSFET のドレイン電極間を結ぶ電気的経路が - (a) のそれよりも大幅に短くなっている。その結果、第1図-(b)の DC+ 電極と DC- 電極間の寄生インダクタンスは、- (a) のそれよりも大幅に小さくなる。

先行研究では、三次元構造パワーモジュールには両面冷却が適用されている。もし片面冷却ハーフブリッジパワーモジュールに三次元構造を適用すると、下アームの MOSFET とヒートシンク間の熱抵抗は、上アームの MOSFET とヒートシンク間の熱抵抗よりも高くなってしまふ。これは、熱伝導経路である MOSFET のソース電極のサイズがドレイン電極よりも小さく、また絶縁距離を確保するためにソース電極と DBC 基板 (Direct Bonded Copper : 表面に銅箔^{はく}を接合した絶縁基板) の間に導電性スペーサを配置する必要があるためである。



第1図 両面冷却パワーモジュール
Fig. 1 Double-sided cooling power module

インバータのレイアウト設計の観点からは、DC リンクコンデンサとゲートドライバ基板の両方をパワーモジュールに近接して配置することが望ましい。しかし、両面冷却パワーモジュールは上下面がヒートシンクで囲まれているため、DC リンクコンデンサとゲートドライバ基板を接続するためのインタフェースが限られている。そのため、DC リンクコンデンサとゲートドライバ基板の両方を両面冷却パワーモジュールの近くに配置することが困難である。もし DC リンクコンデンサがパワーモジュールから離れて配置されると、転流経路の寄生インダクタンスが増加し、サージ電圧が高くなってしまふ。また、ゲートドライバ基板がパワーモジュールから離れて配置されると、ゲート駆動信号の立ち上がり時間と立ち下がり時間が増加し、スイッチング速度の低下による電力損失が増加してしまふ。

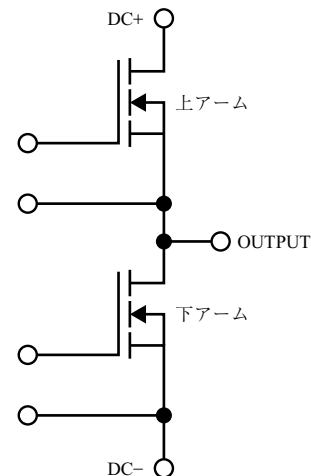
したがって、高効率なモータ駆動用インバータを実現するためには、ヒートシンクの配置よりも優先して DC リンクコンデンサとゲートドライバ基板をパワーモジュールの近くに配置することが重要である。つまり、パワーモジュールの周囲は DC リンクコンデンサとゲートドライバ基板によって囲まれることになる。その結果、パワーモジュール表面からヒートシンクへの熱伝導経路の面積が制限される。

以上の課題から、本稿では三次元構造を適用することで、低熱抵抗と低インダクタンスの両立を実現する片面冷却ハーフブリッジパワーモジュール構造を提案する。

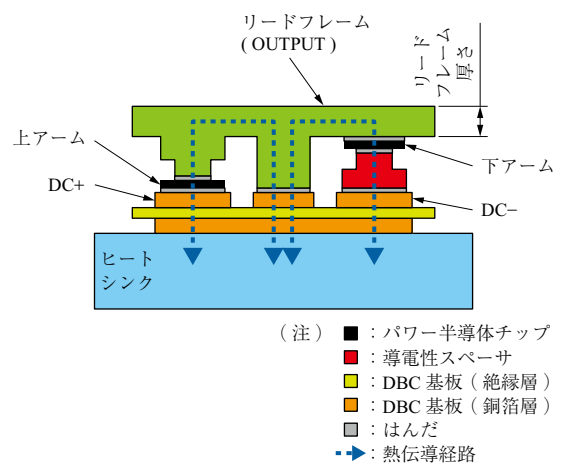
2. 片面冷却パワーモジュール構造の提案

2.1 低熱抵抗と低インダクタンスを実現する構造

第2図に、ハーフブリッジパワーモジュールの回路図を示す。第3図に、提案する片面冷却ハーフブリッジパワーモジュールの構造を示す。リードフレームの凸部は上アームの SiC-MOSFET のソース電極に直接はんだ付されており、上アームの SiC-MOSFET のソース電極と下アームの SiC-MOSFET のドレイン電極間の電気抵抗および寄生インダクタンスを低減することを目的としている。この凸部は、上アームの SiC-MOSFET のソース電極から、リードフレーム中央部の凸部を介して、DBC 基板への熱



第2図 ハーフブリッジ回路図
Fig. 2 Half-bridge configuration



第3図 三次元構造片面冷却パワーモジュールの断面図
Fig. 3 Cross section of three-dimensional single-sided cooling power module

伝導経路も形成している。この構造によって、上アームの SiC-MOSFET で発生した熱は、ソース電極とドレイン電極の両方から DBC 基板を介してヒートシンクに伝達される。

導電性スペーサは、下アームの SiC-MOSFET のソース電極と DBC 基板の銅箔の間にはんだ付され、下アームの電流経路を形成すると同時に、下アームの SiC-MOSFET のソース電極から DBC 基板への熱伝導経路も形成している。また、上アームの SiC-MOSFET のソースパッドの場合と同様に、下アームの SiC-MOSFET のドレイン電極からも、リードフレーム中央部の凸部を介して DBC 基板への熱伝導経路が形成されている。その結果、下アームの SiC-MOSFET で発生した熱はソース電極とドレイン電極の両方から DBC 基板を介してヒートシンクに伝達される。

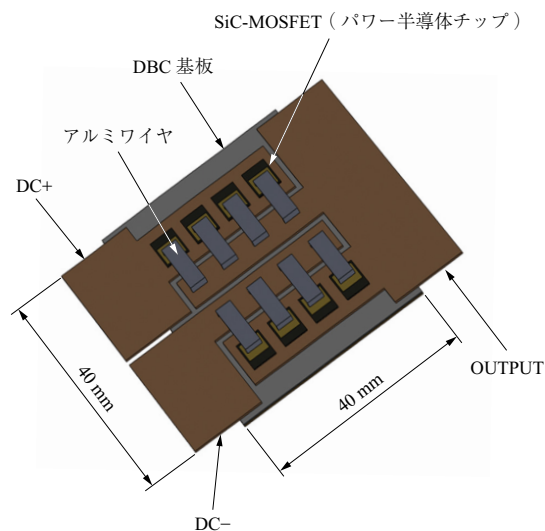
これらの特長により、DBC 基板の下側銅箔のみにヒートシンクが取り付けられた片面冷却パワーモジュールであるにもかかわらず、上アームと下アームの SiC-MOSFET で発生した熱は、ドレイン電極とソース電極の両方から伝達されるので、熱抵抗を低減することができる。

さらに、リードフレームは熱伝導経路だけでなく、太く短い電流経路も形成するため、ハーフブリッジパワーモジュールの転流経路である DC+ 電極と DC- 電極間の寄生インダクタンスを、従来の構造に比べて低減することができる。

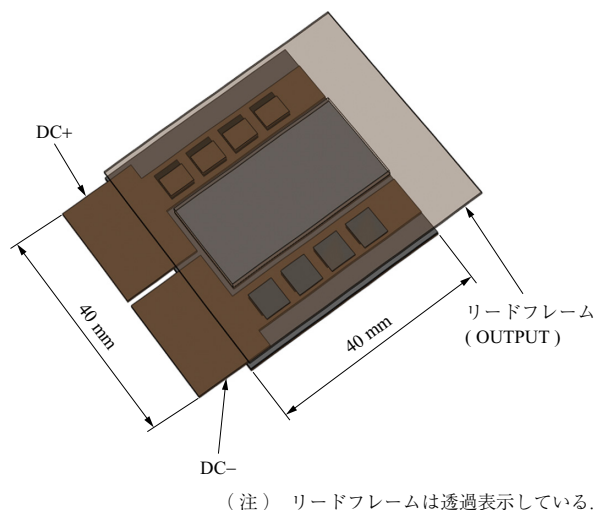
2.2 熱シミュレーション

提案構造パワーモジュールの熱抵抗を評価するため、Femtet（ムラタソフトウェア社製）を用いて熱シミュレーションを実施した。第 4 図に、SiC-MOSFET のソース電極の接続にアルミワイヤを用いた、従来構造パワーモジュール（片面冷却）のモデルを示す。アルミワイヤの総断面積は 1.15 mm^2 である。第 5 図に、提案構造パワーモジュール（Type A）のシミュレーションモデルを示す。第 1 表に、提案構造パワーモジュール（Type A）の熱シミュレーションで使用した材料特性を示す。

シミュレーション結果を比較するため、従来構造および Type A の両モデルとも、DBC 基板の下側は同一サイズ・形状で銅面積 $1,600 \text{ mm}^2$ ($40 \times 40 \text{ mm}$) とした。並列接続した SiC-MOSFET の数も両モデルとも 4 個で同一とした。熱シミュレーションでは、片面（DBC 基板の下側銅箔）に取り付けられたヒートシンクへの熱伝導のみを考慮し、それ以外のパワーモジュール表面は断熱条件とし



第 4 図 従来の片面冷却パワーモジュール構造
Fig. 4 Conventional single-sided cooling power module



第 5 図 提案するパワーモジュール構造 (Type A)
Fig. 5 Proposed power module (Type A) with the transparency of the lead frame changed

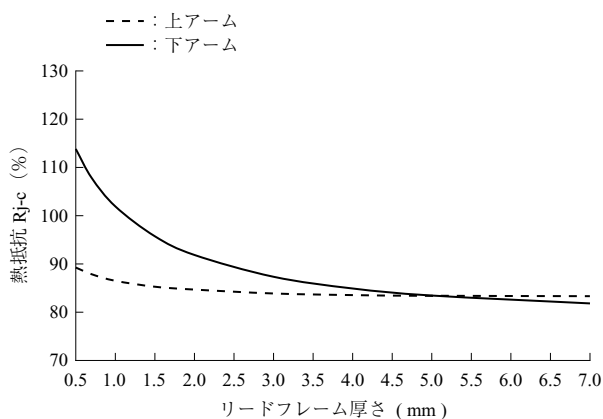
第 1 表 熱シミュレーションに用いた提案構造パワーモジュール (Type A) の材料特性

Table 1 Material properties of proposed power module (Type A) in thermal simulation

パワーモジュールの構成部品名	特 性		
	材 料	熱伝導率 (W/(m·K))	厚 さ (mm)
MOSFET	SiC	490	—
は ん だ	SnAgCu	64	0.1
DBC 基板 (絶縁層)	Si_3N_4	90	0.32
DBC 基板 (銅箔層)	Cu	402	0.5
リードフレーム	Cu	402	0.5 ~ 7.0

た。ヒートシンクの熱伝達係数は $5,000 \text{ W}/(\text{m}^2\cdot\text{K})$ とした。

第 6 図に、提案構造パワーモジュール (Type A) の上

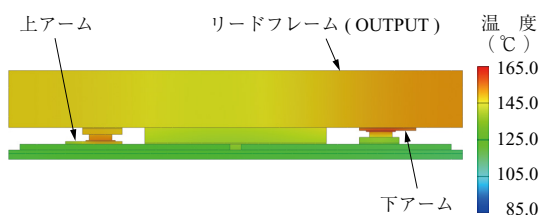


第 6 図 熱シミュレーション結果
Fig. 6 Thermal simulation results

アームおよび下アームそれぞれの SiC-MOSFET とヒートシンク間の熱抵抗 R_{j-c} のシミュレーション結果を示す。第 6 図の横軸は、パラメータとしてリードフレーム厚さを示している。また第 6 図の縦軸は、従来構造との比較のため、従来構造の熱抵抗値を 100%とした場合の、Type A の熱抵抗値を相対的に示している。熱シミュレーションの結果、Type A は、従来構造と比較して熱抵抗が 18%低減していることを確認した。第 7 図は、SiC-MOSFET の 1 個当たりの損失が 50 W、パワーモジュール全体の初期温度を 85℃とした場合の、提案構造パワーモジュール (Type A) の温度分布を示している。

Type A の上アームの熱抵抗 R_{j-c} は従来構造よりも低くなっている。これは、SiC-MOSFET の熱がドレイン電極から DBC 基板を介してヒートシンクに放熱される従来構造と同様の熱伝導経路に加えて、ソース電極からリードフレームを介して伝熱する新たな経路が追加されたためである。

Type A の上アームの熱抵抗 R_{j-c} は、リードフレーム厚さを変えても大きく変化しない。これは、従来構造と同様に、DBC 基板を介してヒートシンクに熱を伝える経路が、リードフレームを介して熱を伝える経路よりも支配的であることを示している。



第 7 図 提案構造パワーモジュール (Type A) の熱分布
Fig. 7 Temperature distribution of the proposed power module (Type A)

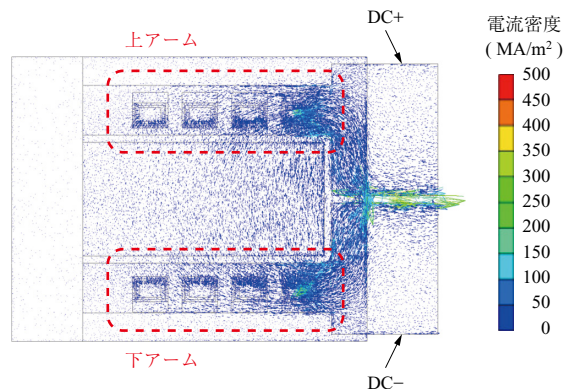
Type A の下アームの熱抵抗 R_{j-c} は、リードフレーム厚さが 1.1 mm 以下の場合、従来構造よりも大きくなる。これは、第 6 図に示すように、下アームの熱抵抗が 100%を上回っていることを意味する。これは、下アームの SiC-MOSFET からの熱がソース電極に接続された導電性スペーサを介して DBC 基板へと放熱されること、そしてソース電極はドレイン電極よりも面積が小さいことから、DBC 基板を通じてヒートシンクへ至る熱伝導経路の熱抵抗が、従来構造よりも高くなることを示している。

一方で、Type A の下アームの熱抵抗 R_{j-c} は、リードフレーム厚さに対する感度が高く、リードフレーム厚さが 5 mm 以上では上アームの熱抵抗 R_{j-c} よりも低くなる。これは、ドレイン電極からリードフレームを通る熱伝導経路の方が、DBC 基板を通してヒートシンクへ至る熱伝導経路よりも支配的になることを示している。5 mm の厚さは銅リードフレームとしては大きい値であるが、グラファイトなどの高異方性熱伝導材料をリードフレームに適用することで、その厚さを低減できる可能性がある。

2.3 寄生インダクタンスシミュレーション

提案構造パワーモジュールの転流経路の寄生インダクタンスを評価するため、第 4 図と第 5 図に示したシミュレーションモデルに対して、熱シミュレーションでも使用した Femtet を用いて寄生インダクタンスシミュレーションを実施した。

シミュレーションの結果、Type A の転流経路の寄生インダクタンスは、リードフレーム厚さが 2 mm の場合、従来構造と比較して 35%低減された。第 8 図に、提案構造パワーモジュール (Type A) の電流密度分布シミュレーション結果を示す。電流は上下各アームに 4 並列接続された SiC-MOSFET に均等に分布しておらず、DC+ 電極



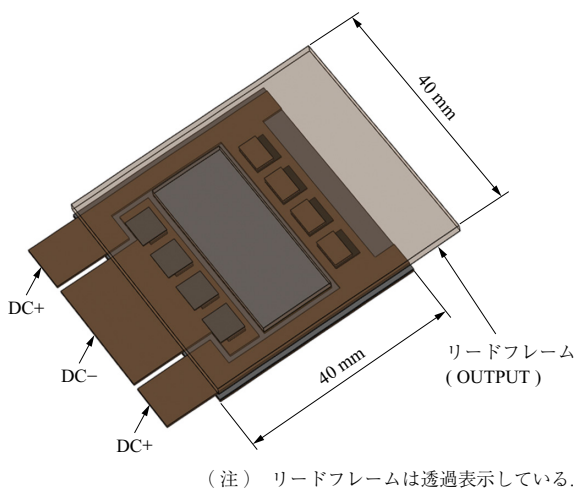
第 8 図 提案構造パワーモジュール (Type A) の電流密度
Fig. 8 Current density of proposed power module (Type A)

付近と DC- 電極付近のそれぞれ端部の SiC-MOSFET に集中していることが分かる。このように電流が集中すると、特に高周波スイッチング動作時には SiC-MOSFET 間の温度が不均一となってしまいうため好ましくない。

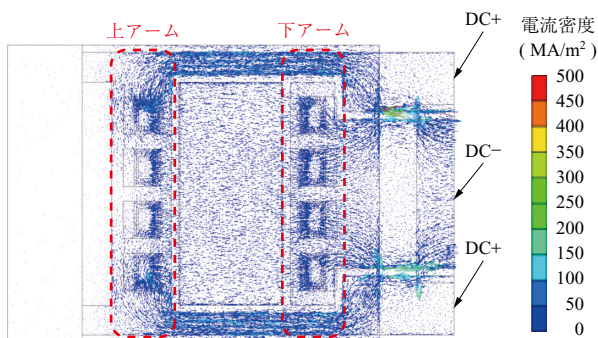
第 9 図に提案構造パワーモジュール (Type B) を示す。これは Type A と比較すると、上下アームの SiC-MOSFET の配置を 90 度回転させたものである。第 10 図に、提案構造パワーモジュール (Type B) の電流密度分布シミュレーション結果を示す。Type B の下アームに 4 並列接続された SiC-MOSFET には電流がほぼ均等に分布していることが分かる。上アームでは、両端の SiC-MOSFET に僅かな電流集中が見られるが、Type A と比較して電流集中が低減していることが分かる。

さらに、Type B の磁界打ち消し効果は Type A よりも大きい。その結果、第 2 表に示すとおり、従来構造と比較して提案構造パワーモジュール (Type B) の転流経路の寄生インダクタンスが 60%低減する。

提案構造パワーモジュール (Type A) における磁界打



第 9 図 提案する片面冷却パワーモジュール構造 (Type B)
Fig. 9 Proposed power module (Type B) with the transparency of the lead frame changed



第 10 図 提案構造パワーモジュール (Type B) の電流密度
Fig. 10 Current density of proposed power module (Type B)

第 2 表 転流経路のインダクタンス比較
Table 2 Comparison of commutation loop inductance

パワーモジュール	インダクタンス (nH)
従来構造パワーモジュール	9.26
提案構造パワーモジュール (Type A)	6.00
提案構造パワーモジュール (Type B)	3.71

ち消し効果の評価結果を第 3 表に、提案構造パワーモジュール (Type B) の評価結果を第 4 表に示す。Type A では、DBC 基板の下側銅箔があることで、転流経路の寄生インダクタンスが 26.5%低減していることが分かる。同様に、Type B では、DBC 基板の下側銅箔があることで、転流経路の寄生インダクタンスが 49.6%低減している。DBC 基板の下側銅箔による磁界打ち消し効果は、Type A よりも Type B の方が大きい。

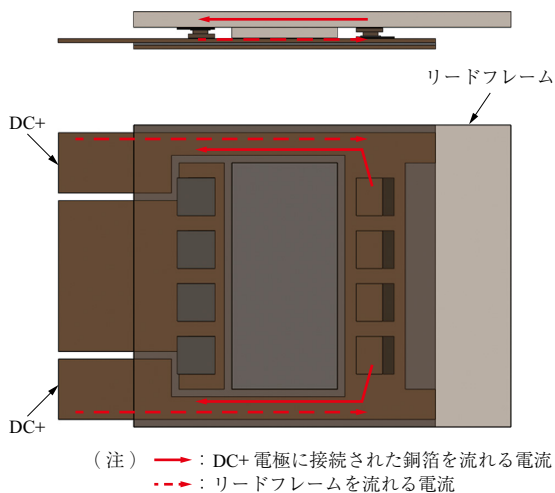
さらに、第 11 図に示すように、提案構造パワーモジュール (Type B) では、DC+ 電極に接続された DBC 基板の上側銅箔を流れる電流と、リードフレームを流れる電流の向きが互いに逆となるため、磁界が打ち消される。第 12 図は、提案構造パワーモジュール (Type B) のリードフレームから、DC+ 電極に接続された DBC 基板の上側銅箔と重なる部分を削除したシミュレーションモデルである。またリードフレーム厚さを 2.0 mm から 2.7 mm に変更し、リードフレームの断面積は同じにしている。第 4 表に示すように、リードフレームがあることで転流経路の

第 3 表 提案構造パワーモジュール (Type A) の磁界打ち消し効果
Table 3 Magnetic field cancellation effect for proposed power module (Type A)

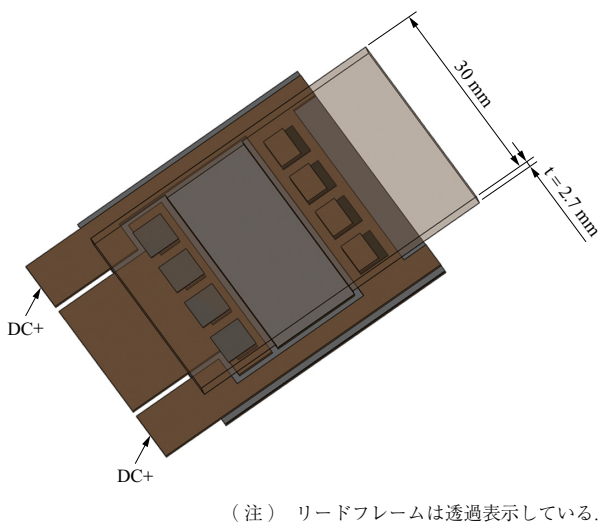
パワーモジュール	インダクタンス (nH)
提案構造パワーモジュール (Type A)	6.00
提案構造パワーモジュール (Type A) DBC 基板の下側銅箔を削除した場合	8.16

第 4 表 提案構造パワーモジュール (Type B) の磁界打ち消し効果
Table 4 Magnetic field cancellation effect for proposed power module (Type B)

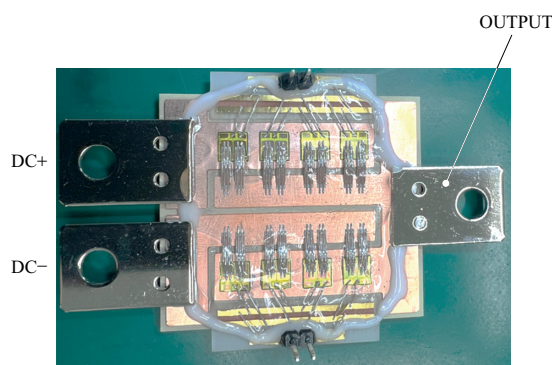
パワーモジュール	インダクタンス (nH)
提案構造パワーモジュール (Type B)	3.71
提案構造パワーモジュール (Type B) DBC 基板の下側銅箔を削除した場合	6.18
提案構造パワーモジュール (Type B) DC+ 電極に接続された銅箔と重なる部分のリードフレームを削除した場合	3.96
提案構造パワーモジュール (Type B) DBC 基板の下側銅箔と、DC+ 電極に接続された銅箔と重なる部分のリードフレームを削除した場合	7.86



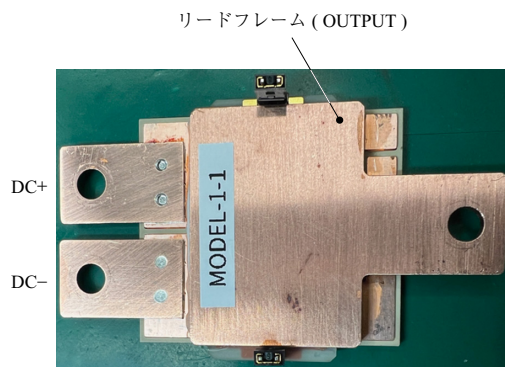
第 11 図 リードフレームによる磁界打ち消し効果
 Fig. 11 Magnetic field cancellation effect by the lead frame



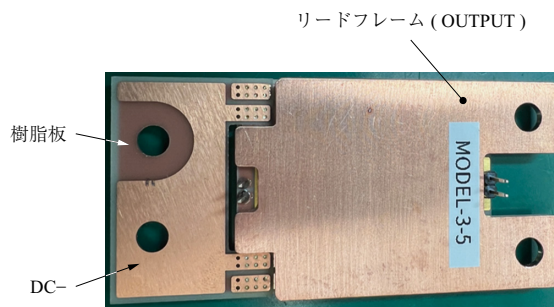
第 12 図 提案構造パワーモジュール (Type B) から DC+ 電極に接続された銅箔と重なる部分のリードフレームを削除したモデル
 Fig. 12 Proposed power module (Type B) without the lead frame covering DC+ copper layer, with the transparency of the lead frame changed



(a) 従来構造パワーモジュール (片面冷却)



(b) 提案構造パワーモジュール (Type A)



(注) DC+ は樹脂板の裏面にある。

(c) 提案構造パワーモジュール (Type B)

第 13 図 試作機

Fig. 13 The prototypes

寄生インダクタンスは 21.4%低減する。

3. パワーモジュールの試作評価

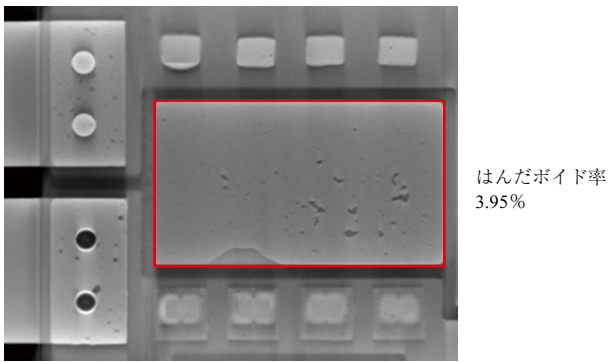
3.1 パワーモジュールの試作

提案構造の製造性を確認するため、パワーモジュールを試作した。第 13 図にパワーモジュールの写真を示す。リードフレーム中央の凸部と DBC 基板の上側銅箔との間のはんだ付面積が大きいため、この領域でははんだの内部にボイド (空隙) が発生しやすくなる。ボイドが存在すると熱抵抗を大幅に増加させてしまう可能性がある。第 14 図に X 線 CT で撮影した断面画像を示す。リードフレームの凸部と DBC 基板の上側銅箔との間のはんだボイ

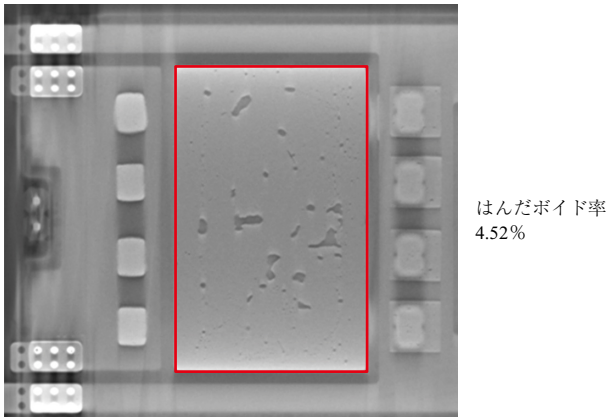
ド率は、提案構造パワーモジュール (Type A) で 3.95%、提案構造パワーモジュール (Type B) で 4.52%であった。この結果、ボイドの存在により熱抵抗が著しく増加することはないことが確認できた。

3.2 スイッチング試験および結果

提案構造パワーモジュールの電気的特性を確認するため、ダブルパルス試験を実施した。第 15 図に、ダブルパルス試験のセットアップを示す。第 16 図に、800 VDC、300 A におけるターンオン時の試験波形を示す。さらに、第 17 図に、800 VDC、400 A におけるターンオフ時の試験波形を示す。ドレイン電流波形およびドレインソース



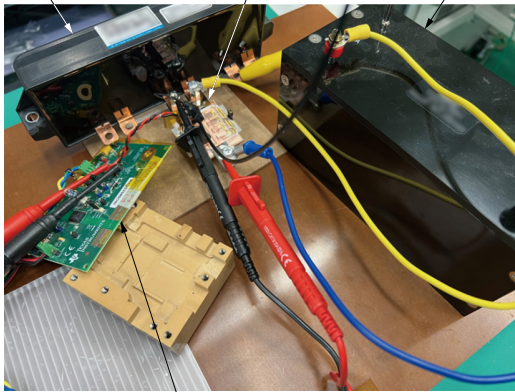
(a) 提案構造パワーモジュール (Type A)



(b) 提案構造パワーモジュール (Type B)

第 14 図 X 線 CT 撮影による断面図
Fig. 14 Cross-sectional images taken by X-ray CT

DC リンクコンデンサ (200 μF) パワーモジュール インダクタ (50 μH)

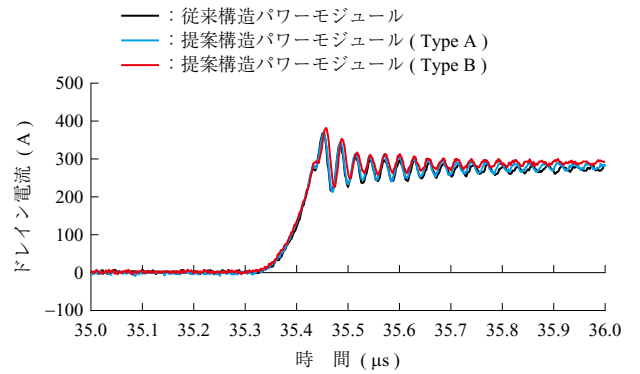


ゲートドライバ基板 (ISO5852EVM)

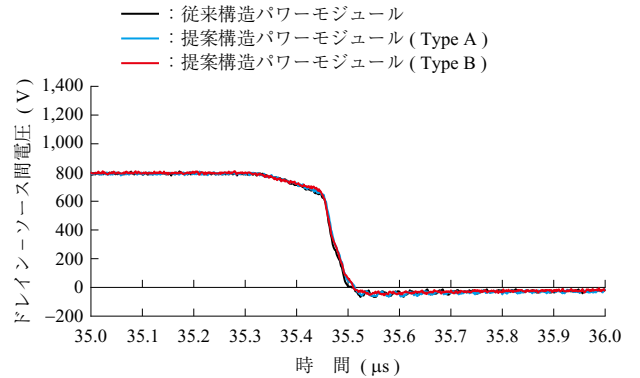
(注) その他の試験機器
 ・オシロスコープ : DSOX1204G
 ・PWM 信号発生器 : WF1973
 ・DC 電源 : HV1.0-20

第 15 図 ダブルパルス試験のセットアップ
Fig. 15 Double pulse test setup

間電圧波形は、ターンオン時およびターンオフ時ともに安定した遷移を示した。試験結果から、提案構造パワーモジュール Type A および Type B が通常のスイッチング動

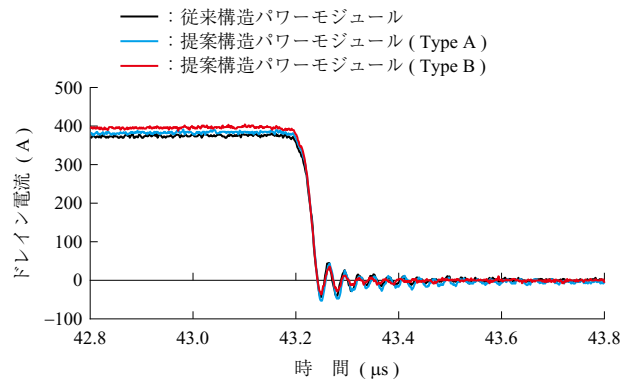


(a) ドレイン電流波形

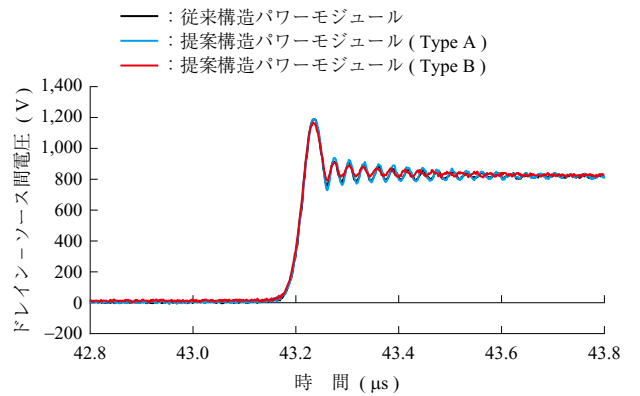


(b) ドレイン-ソース間電圧波形

第 16 図 ダブルパルス試験ターンオン時の波形
Fig. 16 Turn-on switching waveforms in double pulse test



(a) ドレイン電流波形



(b) ドレイン-ソース間電圧波形

第 17 図 ダブルパルス試験ターンオフ時の波形
Fig. 17 Turn-off switching waveforms in double pulse test

作において問題なく動作可能であることを確認した。試作したパワーモジュールが電氣的に正常に動作したことから、提案構造とその組立工程の実現性が確認できた。

3.3 試験による寄生インダクタンスの評価

試験波形のリングング（共振）周波数を用いて、寄生インダクタンスは(1)式で計算することができる。

$$f = \frac{1}{2\pi\sqrt{LC}} \dots\dots\dots (1)$$

このとき、 f は電圧のリングング（共振）周波数である。 C は寄生容量であり、4並列されたSiC-MOSFETの出力容量（MOSFET 1個当たり 209 pF）、OUTPUT電極（リードフレーム）とDC-電極に接続された銅箔間の静電容量、およびパワーモジュール内部の異なる導体間の結合効果によって生じる静電容量を含む。Femtetでシミュレーションした結果、OUTPUT電極（リードフレーム）とDC-電極に接続された銅箔間の静電容量は、従来構造パワーモジュールでは7.6 pF、Type Aでは11.8 pF、Type Bでは11.2 pFであった。結合効果によって生じる静電容量は、従来構造パワーモジュールでは43.9 pF、Type Aでは51.1 pF、Type Bでは44.5 pFであった。 L はパワーモジュールとDCリンクコンデンサ間の寄生インダクタンスである。

第5表に、第17図-(b)から計算した寄生インダクタンスを示す。第5表に示す寄生インダクタンスは、提案構造パワーモジュール（Type B）が最も小さく、次に提案構造パワーモジュール（Type A）、そして従来構造パワーモジュールの順になっている。この結果は、第2表に示したシミュレーション結果の傾向と一致している。

4. 結 言

本稿では、2種類のハーフブリッジ回路の片面冷却パワーモジュールを提案した。これらのパワーモジュールは、三次元構造を適用することで、低熱抵抗および低インダクタンスを実現している。ヒートシンクは片面にのみ実装される一方、上下アームに配置されたSiC-MOSFETは

ソース電極およびドレイン電極の両面から冷却される構造とした。

シミュレーション結果から、提案構造パワーモジュール（Type A）は、従来構造パワーモジュールと比較して、熱抵抗が18%低減し、転流経路の寄生インダクタンスが35%低減することを示した。さらに、並列接続されたSiC-MOSFET間の電流バランスを改善した提案構造パワーモジュール（Type B）では、従来構造パワーモジュールと比較して、転流経路の寄生インダクタンスが60%低減することを明らかにした。提案構造パワーモジュール（Type A）および提案構造パワーモジュール（Type B）を試作し、ダブルパルス試験（800 VDC、ターンオン電流 300 A、ターンオフ電流 400 A）を実施することで、提案構造の実現性を確認した。今後は、試験結果による提案構造パワーモジュールの熱抵抗を検証するとともに、転流経路の寄生インダクタンスの詳細な評価を実施する予定である。

参 考 文 献

- (1) A. Elasser and T. P. Chow : Silicon carbide benefits and advantages for power electronics circuits and systems, Proceedings of the IEEE, Vol. 90, Iss. 6, (2002), pp. 969 - 986
- (2) J. W. Palmour : Silicon carbide power device development for industrial markets, 2014 IEEE International Electron Devices Meeting, (2014), pp. 1 - 8
- (3) L. Zhang, X. Yuan, X. Wu, C. Shi, J. Zhang and Y. Zhang : Performance Evaluation of High-Power SiC MOSFET Modules in Comparison to Si IGBT Modules, IEEE Transactions on Power Electronics, Vol. 34, Iss. 2, (2019), pp. 1181 - 1196
- (4) J. Fabre, P. Ladoux and M. Piton : Characterization and Implementation of Dual-SiC MOSFET Modules for Future Use in Traction Converters, IEEE

第5表 試験結果から導出した寄生インダクタンスの比較
Table 5 Comparison of measured parasitic inductance

パワーモジュール	寄生容量 (pF)	リングング周波数 (MHz)	寄生インダクタンス (nH)
従来構造パワーモジュール	887.5	34.1	24.6
提案構造パワーモジュール (Type A)	898.9	34.9	23.1
提案構造パワーモジュール (Type B)	891.7	37.4	20.3

- Transactions on Power Electronics, Vol. 30, Iss. 8, (2015), pp. 4079 – 4090
- (5) A. K. Morya, M. C. Gardner, B. Anvari, L. Liu, A. G. Yepes, J. Doval-Gandoy and H. A. Toliyat : Wide Bandgap Devices in AC Electric Drives: Opportunities and Challenges, IEEE Transactions on Transportation Electrification, Vol. 5, Iss. 1, (2019), pp. 3 – 20
- (6) Z. Liang : Integrated double sided cooling packaging of planar SiC power modules, 2015 IEEE Energy Conversion Congress and Exposition (ECCE), (2015), pp. 4907 – 4912
- (7) X. Liu, Z. Wu, Y. Yan, Y. Kang and C. Chen : A Novel Double-Sided Cooling Inverter Leg for High Power Density EV Based on Customized SiC Power Module, 2020 IEEE Energy Conversion Congress and Exposition (ECCE), (2020), pp. 3151 – 3154
- (8) F. Yang, L. Jia, L. Wang, F. Zhang, B. Wang, C. Zhao, J. Wang, C. F. Bayer and B. Ferreira : Interleaved Planar Packaging Method of Multichip SiC Power Module for Thermal and Electrical Performance Improvement, IEEE Transactions on Power Electronics, Vol. 37, Iss. 2, (2022), pp. 1615 – 1629
- (9) L. Ma, H. Zhang, L. Li, T. Yuan, D. Ma, Y. Yao, K. Gao and L. Wang : A Double-sided Flip chip SiC Power Module with a Novel Flip Chip Method On DBC By PTFE Coating, 2023 IEEE Energy Conversion Congress and Exposition (ECCE), (2023), pp. 5888 – 5894
- (10) F. Abed Ali, P. -O. Jeannin, Y. Avenas and P. Lefranc : Flip-Chip Low inductive and EMC optimized PCB Power Module, 2024 IEEE Applied Power Electronics Conference and Exposition (APEC), (2024), pp. 1534 – 1538

H. Hisamochi, K. Notake, Y. Takahashi and K. Yamaguchi, “A 3D Structure of Single-Sided Cooling Power Module with Low Thermal Resistance and Low Inductance,” 2025 IEEE Applied Power Electronics Conference and Exposition (APEC), Atlanta, GA, USA, 2025, pp. 1414 – 1419 ©2025 IEEE.

Reprinted with permission from IEEE from the proceedings of the 2025 IEEE Applied Power Electronics Conference and Exposition (APEC).